



JPEG IP

JPEG IP (知识产权) 的核心是根据ISO / IEC 10918-1基线编码标准对图像进行高速编码和解码。

该IP核适用于ASIC和FPGA系列, 由于我们的JPEG内核结构非常紧凑, 更适用于最小的FPGA设备。

JPEG编码/解码不需要外部DDR存储器, 因此成为许多应用程序的理想IP核, 在质量、延迟、复杂性和压缩率之间取得了很好的平衡。

编码质量在运行时可实现配置, 包括自定义熵和量化表。

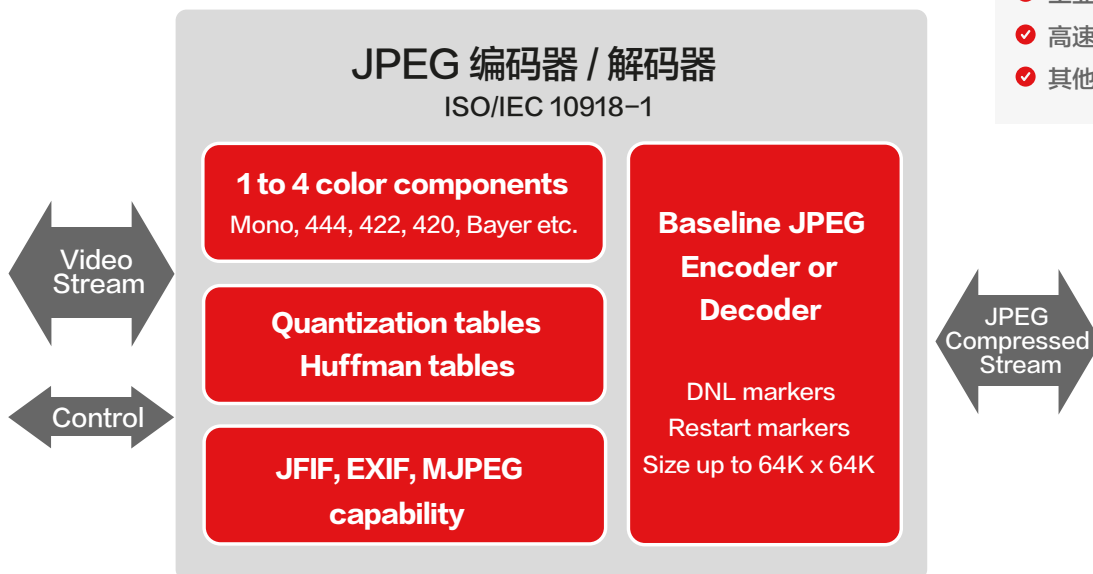
我们的JPEG IP内核具有类似FIFO的简单接口和100%相同的结构, 从而易于集成, 图像或视频的编码和解码由IP内核自主处理, 而无需任何CPU干预。

特性

- ✓ ASIC 和 FPGA
- ✓ 符合JPEG标准 (ISO/IEC 10918-1)
- ✓ 图像分辨率高达64Kx64K
- ✓ 色彩二次采样 (4: 4: 4、4: 2: 2、4: 2: 0), 支持灰度和拜耳采样
- ✓ 完整的标头构建和解析功能:
 - 用户定义的注释
 - 应用标记
 - 量化表
 - Huffman表
- ✓ 支持全格式和缩写格式, 包括重新启动标记和重新启动间隔

应用

- ✓ 工业影像
- ✓ 数据中心
- ✓ 高速摄影机
- ✓ 多媒体会议
- ✓ 其他



BA115 – JPEG 解码器 | BA116 – JPEG 编码器 | V1.1